障害および地絡検出機能を内蔵した電力量計IC

ADE7761A

特長

IEC 62053-21に対応する高精度の有効電力量計IC
500～1のダイナミック・レンジで誤差が0.1％未満
周波数出力F1とF2に有効電力を供給
キャリブレーション用の高周波出力CFが瞬時有効電力を供給
相電流とニュートラル電流の連続監視により、2線式配電システムの障害検出が可能
シャントおよびCTセンサーに最適な電流チャンネル入力レベル
障害状態の場合も、相電流またはニュートラル電流の大きい方に課金
電圧入力および電流入力の連続監視により地絡検出が可能
地絡検出時には、相電流またはニュートラル電流のいずれかの入力により課金
2つのロジック出力（FAULTとREVP）を使用し、誤配線、障害、地絡状態を表示
電気機械式カウンタと2相ステッピング・モータ（F1とF2）の直接駆動
当社独自のADCとDSPにより、大きく変動する環境条件で長時間にわたり高精度を実現
外部オーバードライブ機能付きの2.5V±8％リファレンス（ドリフト：30ppm/℃、typ）
5V単電源、低消費電力

概要

ADE7761Aは、2線式配電システム向けの高精度のフォールト・トレラント電力量計ICです。その仕様は、IEC 62053-21規格で定める精度要件を上回っています。ADE7761Aで使用する唯一のアナログ回路はADCとリファレンス回路で、その他の信号処理（乗算やフィルタ処理など）はすべてデジタル領域で行われます。この方法により、極端な環境条件でも長時間にわたり優れた安定性と精度が得られます。ADE7761Aは、相電流とニュートラル電流の連続監視による、ADE7751と同じような障害検出回路を内蔵しています。電流の差が6.25％を超えると障害として表示されます。

ADE7761Aは、入力電圧を連続監視する地絡検出回路を内蔵しています。地絡状態（電圧入力なし）を検出すると、有効電流信号に基づいて課金を継続します（「地絡モード」を参照）。FAULTピンがハイレベルになると、地絡状態を示します。低周波出力のF1とF2からは平均有効電力情報が得られ、CFロジック出力からは瞬時有効電力情報が得られます。

ADE7761Aは、V_{DD}電源ピンに電源監視回路を設けています。電圧チャンネルと電流チャンネルは、内蔵の位相マッチング回路によりマッチングするようになっています。また、内部無負荷スレッショールドにより無負荷時にクリープが生じないようになっています。

機能ブロック図

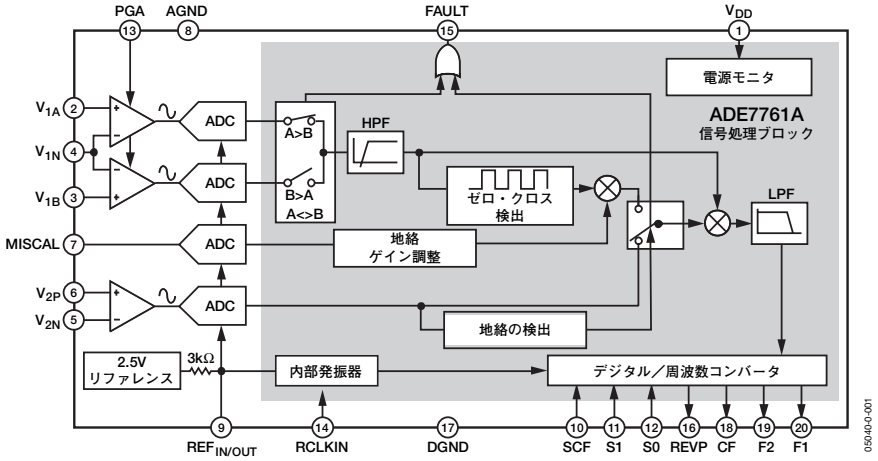


図1

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。
※日本語データシートはREVISIONが古い場合があります。最新の内容については、英語版をご参照ください。
© 2006 Analog Devices, Inc. All rights reserved.

REV. 0

アナログ・デバイセズ株式会社

本　　社／〒105-6891 東京都港区海岸1-16-1　ニューピア竹芝サウスタワービル
電話03（5402）8200
大阪営業所／〒532-0003 大阪府大阪市淀川区宮原3-5-36　新大阪MTビル2号
電話06（6350）6868

目次

特長 1
概要 1
機能ブロック図 1
改訂履歴 2
仕様 3
　タイミング特性. 4
絶対最大定格 5
　課金処理精度に影響するおそれがある性能上の問題点. . . . 5
　ESDに関する注意. 5
ピン配置と機能の説明 6
用語の説明 8
代表的な性能特性 9
テスト回路 10
動作 11
　電源モニタ. 11
　アナログ入力. 11
　内部発振器. 12
　A/D変換 13
　有効電力の計算. 14
　デジタル／周波数変換. 16
　伝達関数. 16
　障害検出. 17
　地絡モード. 18
アプリケーション 21
　マイクロコントローラとのインターフェースによる
　電力量測定. 21
　電力量計アプリケーション向けの周波数選択. 21
　負電力について. 22
外形寸法 23
　オーダー・ガイド. 23

改訂履歴

7/06—Revision 0: Initial Version

仕様

V_{DD}＝5V±5%、AGND＝DGND＝0V、内部リファレンス、内部発振器、T_{MIN}～T_{MAX}＝－40～＋85℃。

表1

パラメータ	値	単位	テスト条件／備考
精度[1]			
測定誤差[2]	0.1	測定値の%（typ）	500～1のダイナミック・レンジ
チャンネル間位相誤差			
PF＝0.8（容量性）	±0.05	度（max）	位相進み37°
PF＝0.5（誘導性）	±0.05	度（max）	位相遅れ60°
AC電源電圧変動除去比[2]			
出力周波数変動	0.01	%（typ）	V_{1A}＝V_{1B}＝V_{2P}＝±100mV rms
DC電源電圧変動除去比[2]			
出力周波数変動	0.01	%（typ）	V_{1A}＝V_{1B}＝V_{2P}＝±100mV rms
障害検出[2、3]			「障害検出」を参照
障害検出スレッショールド			
非アクティブ入力<>アクティブ入力	6.25	%（typ）	V_{1A}またはV_{1B}アクティブ
入力スワップ・スレッショールド			
非アクティブ入力<>アクティブ入力	6.25	いずれか大きい方の%（typ）	V_{1A}またはV_{1B}アクティブ
精度障害モード動作			
V_{1A}アクティブ、V_{1B}＝AGND	0.1	測定値の%（typ）	500～1のダイナミック・レンジ
V_{1B}アクティブ、V_{1A}＝AGND	0.1	測定値の%（typ）	500～1のダイナミック・レンジ
障害検出遅延	3	秒（typ）	
スワップ遅延	3	秒（typ）	
地絡モード[2、4]			「地絡検出」を参照
地絡検出スレッショールド			
V_{2P}－V_{2N}	59.4	mVピーク（min）	
精度の地絡モード			
V_{1A}アクティブ、V_{1B}＝V_{2P}＝AGND	0.1	測定値の%（typ）	500～1のダイナミック・レンジ
V_{1B}アクティブ、V_{1A}＝V_{2P}＝AGND	0.1	測定値の%（typ）	500～1のダイナミック・レンジ
地絡検出遅延	3	秒（typ）	
アナログ入力			V_{1A}－V_{1N}、V_{1B}－V_{1N}、V_{2P}－V_{2N}
最大信号レベル	±660	mVピーク（max）	差動入力
	660	mVピーク（max）	差動入力MISCAL－V_{2N}
入力インピーダンス（DC）	400	kΩ（min）	
帯域幅（－3dB）	7	kH（typ）	
ADCオフセット誤差[2]	15	mV（typ）	非キャリブレート誤差。詳細については「用語の説明」を参照
ゲイン誤差	±4	%（typ）	外部2.5Vリファレンス
ゲイン誤差マッチング[2]	±3	%（typ）	外部2.5Vリファレンス
リファレンス入力			
$REF_{IN/OUT}$入力電圧範囲	2.7	V（max）	2.5V＋8%
	2.3	V（min）	2.5V－8%
入力インピーダンス	3	kΩ（min）	
入力容量	10	pF（max）	
内部リファレンス			
リファレンス誤差	±200	mV（max）	
温度係数	30	ppm/℃（typ）	
電流源	20	μA（min）	

パラメータ	値	単位	テスト条件／備考
内部発振器			
発振器周波数	450	kHz	
発振器周波数許容偏差	±12	測定値の％（typ）	
温度係数	30	ppm/℃（typ）	
ロジック入力[5]			
PGA、SCF、S1、S0			
ハイレベル入力電圧（V_{INH}）	2.4	V（min）	V_{DD}＝5V±5%
ローレベル入力電圧（V_{INL}）	0.8	V（max）	V_{DD}＝5V±5%
入力電流（I_{IN}）	±3	μA（max）	10nA（typ）、V_{IN}＝0V～V_{DD}
入力容量（C_{IN}）	10	pF（max）	
ロジック出力[5]			
CF、REVP、FAULT			
ハイレベル出力電圧（V_{OH}）	4	V（min）	V_{DD}＝5V±5%
ローレベル出力電圧（V_{OH}）	1	V（max）	V_{DD}＝5V±5%
F1とF2			
ハイレベル出力電圧（V_{OH}）	4	V（min）	V_{DD}＝5V±5%、I_{SOURCE}＝10mA
ローレベル出力電圧（V_{OH}）	1	V（max）	V_{DD}＝5V±5%、I_{SINK}＝10mA
電源			仕様性能
V_{DD}	4.75	V（min）	5V－5%
	5.25	V（max）	5V＋5%
V_{DD}	3	mA（max）	

[1]「代表的な性能特性」を参照。
[2] 仕様については「用語の説明」を参照。
[3] 障害検出機能については「障害検出」を参照。
[4] 地絡検出機能については「地絡検出」を参照。
[5] 量産開始時およびこのパラメータに影響を及ぼすおそれのある再設計や製造プロセス変更後に、サンプル・テストを実施。

タイミング特性

V_{DD}＝5V±5%、AGND＝DGND＝0V、内部リファレンス、内部発振器、T_{MIN}～T_{MAX}＝－40～＋85℃。量産開始時およびこのパラメータに影響を及ぼすおそれのある再設計または製造プロセス変更後に、サンプル・テストを実施。図2を参照。

表2

パラメータ	値	単位	テスト条件／備考
t_1[1]	120	ms	F1およびF2パルス幅（ロジック・ハイ）
t_2	表7を参照	s	出力パルス周期。「伝達関数」を参照
t_3	1/2 t_2	s	F1立下がりエッジからF2立下がりエッジまでの時間
t_4[1]	90	ms	CFパルス幅（ロジック・ハイ）
t_5	表8を参照	s	CFパルス周期。「伝達関数」を参照
t_6	CLKIN/4	s	F1からF2パルスまでの最小時間

[1] 高い出力周波数については、F1、F2、CFのパルス幅は固定されていません。「伝達関数」を参照。

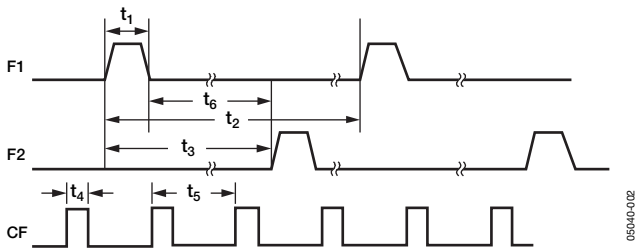


図2. 周波数出力のタイミング図

絶対最大定格

特に指定のない限り、T_A＝25℃。

表3

パラメータ	定格
AGNDに対するV_{DD}	−0.3～＋7V
AGND、V_{1A}、V_{1B}、V_{1N}、V_{2N}、V_{2P}、MISCALに対するアナログ入力電圧	−6～＋6V
AGNDに対するリファレンス入力電圧	−0.3V～V_{DD}＋0.3V
DGNDに対するデジタル入力電圧	−0.3V～V_{DD}＋0.3V
DGNDに対するデジタル出力電圧	−0.3V～V_{DD}＋0.3V
動作温度範囲	
工業用	−40～＋85℃
保存温度範囲	−65～＋150℃
ジャンクション温度	150℃
20ピンSSOP、消費電力	450mW
θ_{JA}熱抵抗	112℃/W
ピン温度、ハンダ処理	
ベーキング時間（60秒）	215℃
赤外線（15秒）	220℃

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作セクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

課金処理精度に影響するおそれがある性能上の問題点

ADE7761Aには、有効電力量の課金処理に使用するためのパルス出力（CF、F1、F2）が備わっています。これらの出力からパルスが生成されるのは、次の2つの状態のときです。

ケース1：アナログ入力V_{2P}−V_{2N}が図34に示す条件に適合している場合、CF、F1、F2の周波数は有効電力に比例しているため、有効電力量の課金に使用できます。

ケース2：アナログ入力V_{2P}−V_{2N}が図34に示す条件に適合していない場合、ADE7761Aは有効電力量ではなく、kAhに比例する量を測定します。この量を使用して、同じCF、F1、F2上にパルスを生成します。この状態のときは、FAULTピンがハイレベルです。

警告：ADE7761Aを使用する際は、以下の点に注意してください。

- ケース1の有効電力量の課金は、CF、F1、F2出力のパルスが表す量（ワット時）を把握することと一致します。
- ADE7761Aがケース2に該当するときの有効電力量の課金では、ADE7761Aが測定する単位がワット時ではなくアンペア時であることを理解した上で決める必要があります。このような制限があることを理解した上で、該当アプリケーションにADE7761Aが適切かどうかを判断してください。

注意

ESD（静電放電）の影響を受けやすいデバイスです。人体や試験機器には4000Vもの高圧の静電気が容易に蓄積され、検知されないまま放電されることがあります。本製品は当社独自のESD保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、回復不能の損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESDに対する適切な予防措置を講じることをお勧めします。

ピン配置と機能の説明

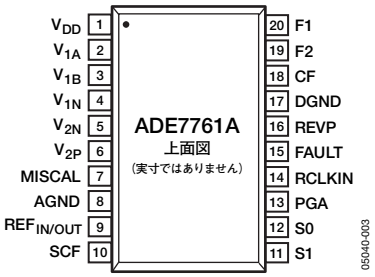


図3.　ピン配置（SSOP）

表4.　ピン機能の説明

ピン番号	記号	説明
1	V_{DD}	電源。このピンで、ADE7761A内のデジタル回路に電源電圧を供給します。仕様の動作を得るには、電源電圧を5V±5%に維持します。10μFのコンデンサと100nFのセラミック・コンデンサを並列接続して、このピンをデカップリングしてください。
2、3	V_{1A}、V_{1B}	チャンネル1（電流チャンネル）のアナログ入力。これらの入力は完全差動電圧入力で、V_{1N}を基準に±660mVの最大差動入力信号レベルで仕様の動作が得られます。これらのピンの最大信号レベルは、AGNDを基準に±1Vです。いずれの入力にもESD保護回路が備わっているため、恒久的な損傷なしに±6Vの過電圧に耐えられます。
4	V_{1N}	差動電圧入力V_{1A}とV_{1B}用の負側入力。このピンの最大信号レベルは、AGNDを基準に±1Vです。この入力にはESD保護回路が備わっているため、恒久的な損傷なしに±6Vの過電圧に耐えられます。負荷抵抗に直接接続し、一定の電位（AGND）に保持してください。「アナログ入力」を参照。
5	V_{2N}	差動電圧入力（V_{2P}とMISCAL）の負側入力。このピンの最大信号レベルは、AGNDを基準に±1Vです。この入力にはESD保護回路が備わっているため、恒久的な損傷なしに±6Vの過電圧に耐えられます。一定の電位（AGND）に保持してください。「アナログ入力」を参照。
6	V_{2P}	チャンネル2（電圧チャンネル）のアナログ入力。この入力は完全差動電圧入力で、V_{2N}を基準に±660mVの最大差動入力信号レベルで仕様の動作が得られます。このピンの最大信号レベルは、AGNDを基準に±1Vです。この入力にはESD保護回路が備わっているため、恒久的な損傷なしに±6Vの過電圧に耐えられます。
7	MISCAL	地絡キャリブレーション用のアナログ入力。このピンを使用して、地絡状態のときにCF-F1-F2周波数のキャリブレーションができます。この入力は完全差動電圧入力で、V_{2N}を基準に660mVの最大差動入力信号レベルで仕様の動作が得られます。このピンの最大信号レベルは、AGNDを基準に±1Vです。この入力にはESD保護回路が備わっているため、恒久的な損傷なしに±6Vの過電圧に耐えられます。
8	AGND	このピンから、ADE7761A内のアナログ回路（ADCとリファレンス）にグラウンド・リファレンスを提供します。このピンはPCボードのアナログ・グラウンド・プレーンに接続します。アナログ・グラウンド・プレーンは、アンチエイリアシング・フィルタ、電流トランスデューサ、電圧トランスデューサなど、すべてのアナログ回路のグラウンド・リファレンスです。効果的にノイズを抑制するには、アナログ・グラウンド・プレーンをDGNDピンでデジタル・グラウンド・プレーンにのみ接続します。
9	$REF_{IN/OUT}$	このピンから内部電圧リファレンスを利用します。内部リファレンスの公称値は2.5V±8%、温度係数は30ppm/℃（typ）です。このピンに外部リファレンス源を接続することもできます。いずれの場合も、このピンとAGNDの間に1μFのセラミック・コンデンサと100nFのセラミック・コンデンサを接続してデカップリングしてください。
10	SCF	セレクト・キャリブレーション周波数。このロジック入力を使用して、キャリブレーション出力CFの周波数を選択します。表7に、キャリブレーション周波数の選択方法を示します。
11、12	S1、S0	これらのロジック入力を使用して、デジタル／周波数変換の周波数を4つのうちから1つ選択します。これにより、電力量計の柔軟な設計が可能になります。「電力量計アプリケーション用の周波数の選択」を参照。
13	PGA	このロジック入力を使用して、アナログ入力V_{1A}とV_{1B}のゲインを選択します。可能なゲインは1と16です。
14	RCLKIN	内部発振器をイネーブルにしてチップ上のクロック源とするには、このピンとDGNDの間に公称値6.2kΩの精密な低温ドリフト抵抗を接続する必要があります。

ピン番号	記号	説明
15	FAULT	障害または地絡状態が発生すると、このロジック出力がアクティブ・ハイになります。障害とは、V_{1A}とV_{1B}の信号の差異が6.25%を超える状態です。入力側に電圧がないままチップに電源が投入されると、地絡状態になります。障害状態も地絡状態も検出されなくなると、ロジック出力はゼロにリセットされます。「障害検出」と「地絡モード」を参照。
16	REVP	負の電力が検出されると（すなわち、電圧信号と電流信号との間の位相角が90°を超える場合）、このロジック出力はロジック・ハイになります。この出力はラッチされず、再び正の電力が検出されるとリセットされます。CFにパルスが出力されると同時に、出力がハイレベルまたはローレベルになります。
17	DGND	このピンから、ADE7761A内のデジタル回路（乗算器、フィルタ、デジタル／周波数コンバータ）にグラウンド・リファレンスを提供します。このピンはPCボードのデジタル・グラウンド・プレーンに接続します。デジタル・グラウンド・プレーンは、カウンタ（機械式およびデジタル）、MCU、インジケータLEDなど、すべてのデジタル回路のグラウンド・リファレンスです。効果的にノイズを抑制するには、アナログ・グラウンド・プレーンをDGNDピンでデジタル・グラウンド・プレーンにのみ接続します。
18	CF	キャリブレーション周波数ロジック出力。アクティブ・ハイのCFロジック出力によって、瞬時有効電力情報が得られます。この出力は、動作およびキャリブレーション用に使用します。「デジタル／周波数変換」を参照。
19、20	F2、F1	低周波ロジック出力。F1とF2は平均有効電力情報を提供します。このロジック出力を使用して、電気機械式カウンタと2相ステッピング・モータを直接駆動できます。

用語の説明

測定誤差

ADE7761Aによる電力量測定に関連する誤差は、次式によって定義できます。

$$\text{誤差}(\%) = \left(\frac{\text{ADE7761Aが記録した電力量} - \text{真の電力量}}{\text{真の電力量}}\right) \times 100\%$$

チャンネル間位相誤差

電流チャンネル内のハイパス・フィルタ（HPF）には、位相進み応答があります。この位相応答をオフセット調整し、チャンネル間の位相応答を均等にするために、電流チャンネル内に位相補正回路も配置されています。この位相補正回路により、電流チャンネルと電圧チャンネルとの間の位相マッチングが45～65Hzの範囲で±0.1°以内、40Hz～1kHzの範囲で±0.2°以内になります。

電源電圧変動除去比（PSR）

PSRは、電源電圧が変動したときのADE7761Aの測定誤差を測定値のパーセントで表したものです。ACのPSR測定では、最初に公称電源（5V）での測定値を読み出します。次に、この電源にAC信号（175mV rms/100Hz）を重畳させて 、同じ入力信号レベルで出力を読み出します。このAC信号に伴う誤差は、測定値のパーセントで表します（「測定誤差」の定義を参照）。

DCのPSR測定では、最初に公称電源（5V）で測定値を読み出します。次に、電源を±5％変化させて、同じ入力信号レベルで出力を読み出します。この場合に伴う誤差は、測定値のパーセントで表します。

ADCオフセット誤差

ADCへのアナログ入力に関連するDCオフセットです。アナログ入力がAGNDに接続されていても、ADCはDCアナログ入力信号を認識します。オフセットの大きさは、入力ゲインとレンジの選択に依存します（「代表的な性能特性」を参照）。ただし、HPFをオンにすると、オフセットが電流チャンネルから除去され、電力計算に無関係になります。

ゲイン誤差

ADE7761AのADC内でのゲイン誤差は、出力周波数の測定値（オフセットは除去）と出力周波数の理論値との差です。チャンネルV_{1A}でゲインを1にして測定します。この差は、伝達関数で得られる理論的な周波数のパーセントで表します（「伝達関数」を参照）。

ゲイン誤差マッチング

ゲイン誤差マッチングとは、ゲイン1または ゲイン16の間で切り替えたときに得られるゲイン誤差（オフセットは除去）です。これは、ゲイン1で得られる出力ADCコードのパーセントで表します。

代表的な性能特性

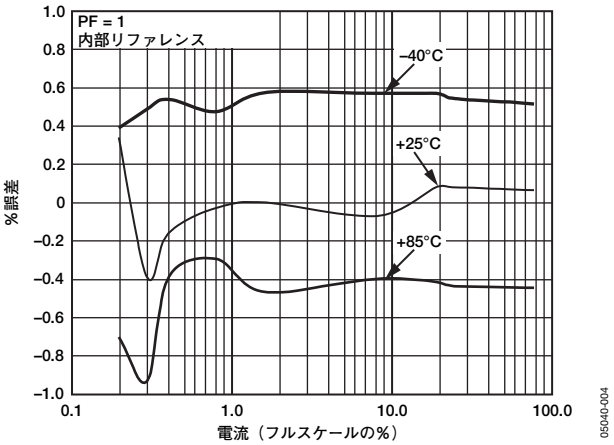


図4. 測定値のパーセントとしての有効電力誤差
（ゲイン=1、内部リファレンス使用）

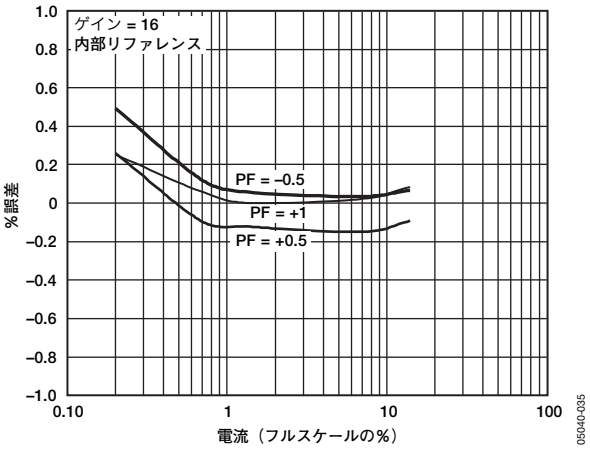


図7. 力率（PF）に対する測定値のパーセントとしての有効電力誤差
（ゲイン=16、内部リファレンス使用）

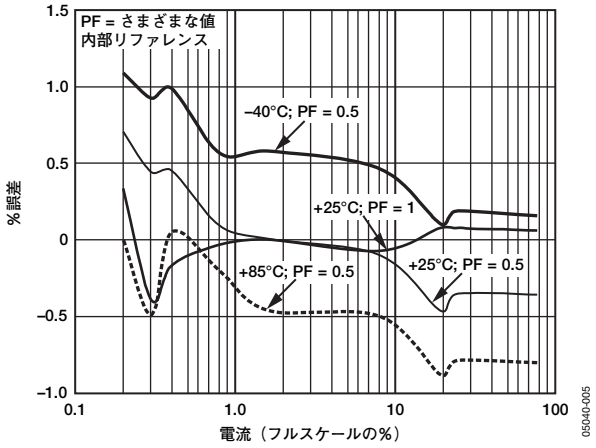


図5. 力率（PF）に対する測定値のパーセントとしての有効電力誤差
（ゲイン=1、内部リファレンス使用）

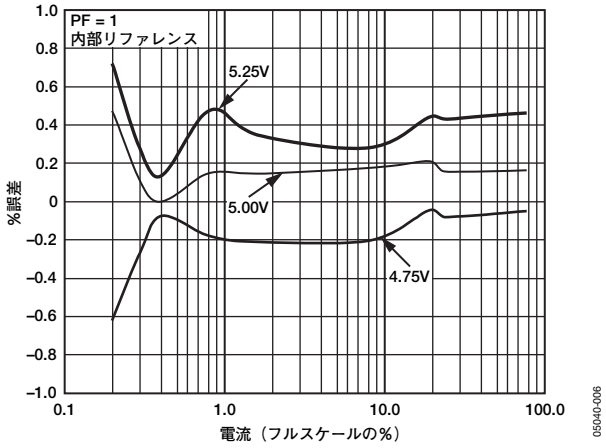


図8. 電源電圧に対する測定値のパーセントとしての有効電力誤差
（ゲイン=1、内部リファレンス使用）

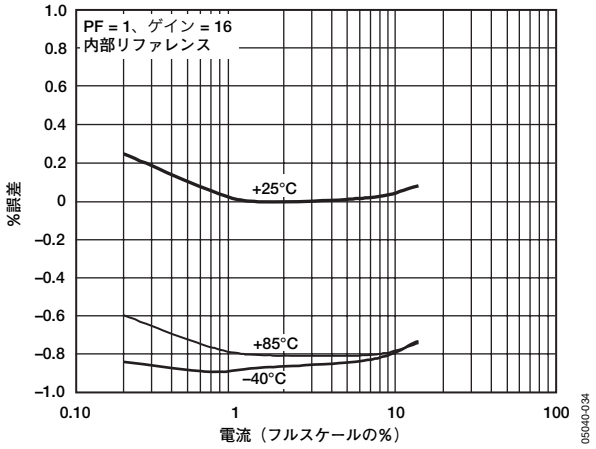


図6. 測定値のパーセントとしての有効電力誤差
（ゲイン=16、内部リファレンス使用）

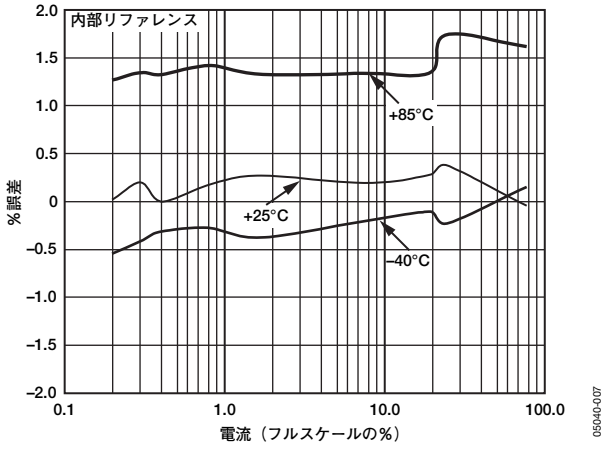


図9. 地絡モードにおける測定値のパーセントとしてのアンペア時誤差
（ゲイン=1、内部リファレンス使用）

テスト回路

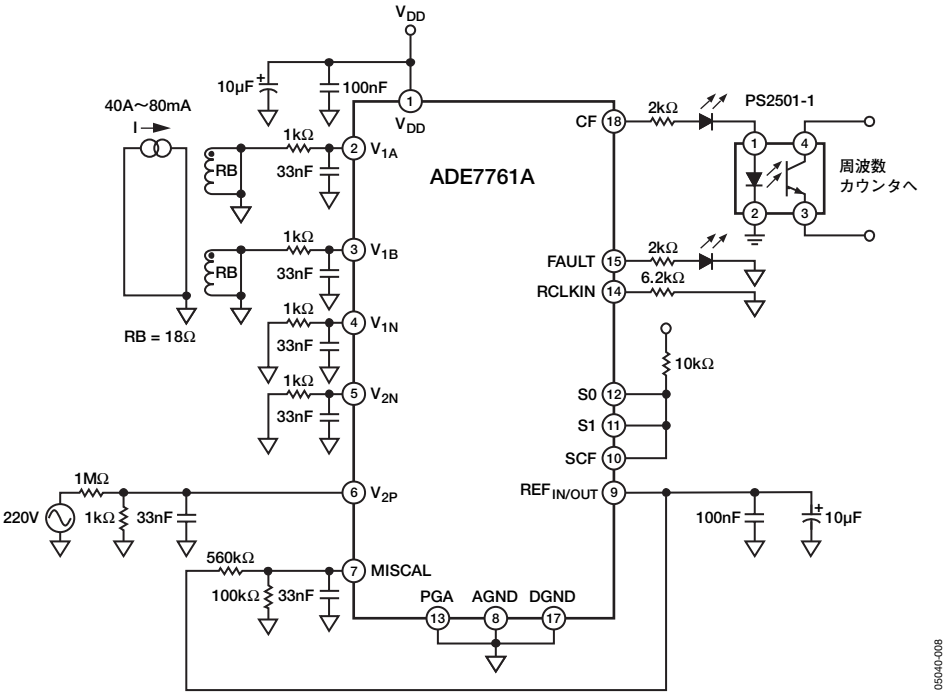


図10.　性能曲線用のテスト回路

動作

電源モニタ

ADE7761Aは、内蔵の電源モニタによって電源（V_{DD}）を連続的に監視します。電源が4V±5%を下回ると、ADE7761Aは非アクティブ状態になります。このとき、電力量は積算されず、CF、F1、F2の出力はディスエーブルになります。この機能は、パワーアップ時とパワーダウン時にデバイスが正常に動作するために便利です。電源モニタには内蔵のヒステリシスとフィルタが備わっているため、電源ノイズに起因する擬似トリガに非常に強くなっています。

V_{DD}のリップルが通常動作仕様の5V±5%を超えないように、電源とデカップリングを設計してください。

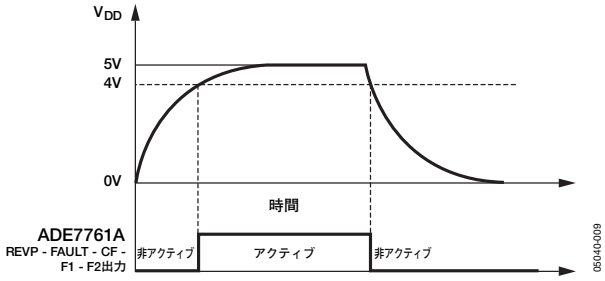


図11.　内蔵電源モニタ機能

アナログ入力

チャンネルV1（電流チャンネル）

電流トランスデューサからの電圧出力は、チャンネルV1からADE7761Aに入力します。チャンネルV1には、V_{1A}とV_{1B}の2つの電圧入力があります。いずれもV_{1N}を基準にする完全差動の入力ですが、電力計算を実行するときはどちらか1つの入力を選択します（「障害検出」を参照）。

$V_{1A}-V_{1N}$と$V_{1B}-V_{1N}$の最大ピーク差動信号は±660mVです。ただし、チャンネル1にはプログラマブル・ゲイン・アンプ（PGA）があり、1または16のゲインを選択できます（表5を参照）。このゲインによって、トランスデューサとのインターフェースが簡単になります。

表5.　チャンネル1のダイナミック・レンジ

PGA	ゲイン	最大差動信号（mV）
0	1	660
1	16	41

図12に、V_{1A}、V_{1B}、V_{1N}の最大信号レベルを示します。最大差動電圧は、±660mVをゲイン選択値で除した値です。入力の差動電圧信号は、コモン・モードを基準にする必要があります（通常はAGND）。

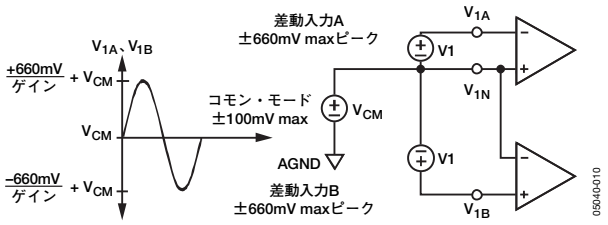


図12.　最大信号レベル（チャンネル1）

チャンネルV2（電圧チャンネル）

ライン電圧トランスデューサの出力は、このアナログ入力からADE7761Aに入力します。チャンネルV2はシングルエンドの電圧入力です。チャンネル2の最大ピーク差動信号は、V_{2N}を基準に±660mVです。図13に、チャンネル2に接続できる最大信号レベルを示します。

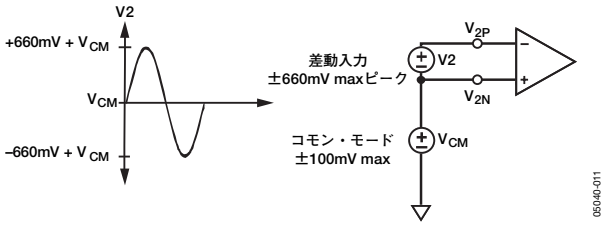


図13.　最大信号レベル（チャンネル2）

差動電圧$V_{2P}-V_{2N}$は、コモン・モードを基準にする必要があります（通常はAGND）。ADE7761Aのアナログ入力はAGNDを基準に最大100mVのコモン・モード電圧で駆動できますが、AGNDに等しいコモン・モードを使用すれば最高の成果が得られます。

MISCAL入力

地絡モードでの電力キャリブレーションの入力は、このアナログ入力からADE7761Aに入力します。MISCALはシングルエンドの電圧入力です。電圧リファレンスから取ったDC信号を使用して、このピンを駆動することを推奨します。MISCALの最大ピーク差動信号は、V_{2N}を基準に660mVです。図14に、MISCALピンに接続できる最大信号レベルを示します。

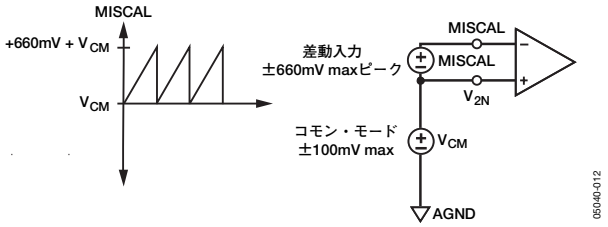


図14.　最大信号レベル（MISCAL）

差動電圧MISCAL－V_{2N}は、コモン・モードを基準にする必要があります（通常はAGND）。ADE7761Aのアナログ入力はAGNDを基準に最大100mVのコモン・モード電圧で駆動できますが、AGNDに等しいコモン・モードを使用すれば最高の成果が得られます。

代表的な接続図

図15に、チャンネルV1の代表的な接続図を示します。アナログ入力を使用して、相電流とニュートラル電流を監視します。相電流とニュートラル電流との電位差は大きいため、変流器（CT）を2個使用して絶縁する必要があります。なお、CTはどちらもアナログ・グラウンド（AGND）を基準にするため、コモン・モード電圧は0Vです。±660mV/ゲインのピーク差動電圧が得られるように、CTの巻数比と負荷抵抗（RB）を選択します。

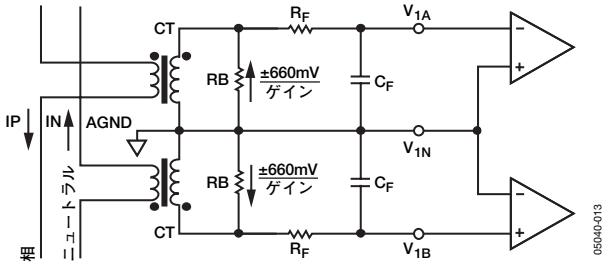


図15.　チャンネル1の代表的な接続

図16に、チャンネルV2の代表的な接続図を2つ示します。1つは、変圧器（PT）を使用してメイン電圧から完全に絶縁します。第2の方法は、ニュートラル・ワイヤを避けてADE7761Aをバイアスし、抵抗分圧器を使用してライン電圧に比例する電圧信号を得ます。計器でゲイン・キャリブレーションを行うときは、RAとRB＋VRの比率を調整すると便利です。

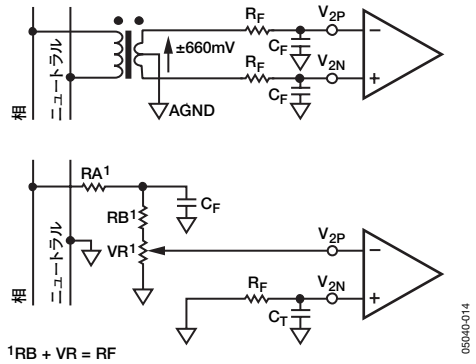


図16.　チャンネル2の代表的な接続

図17に、MISCAL入力の代表的な接続を示します。電圧リファレンス入力（$REF_{IN/OUT}$）をDCリファレンスとして使用し、MISCAL電圧を設定します。

地絡モードでMISCALのレベルを調整して計器のキャリブレーションを行うには、RCとRD＋VR1の比率を変更します。内部リファレンスを使用する場合は、内部リファレンスのソース電流が供給する電流を規定の20μA未満に制限するためにRC、RD、VR1の値を選択します。したがって、V_{REF}内部＝2.5Vであることから、RC＋RD＋VR1＞600kΩになります。

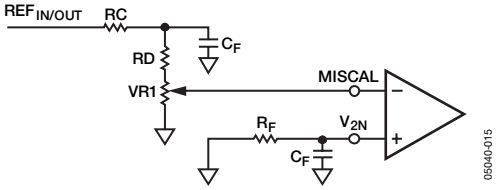


図17.　MISCALの代表的な接続

内部発振器

内部発振器の公称周波数は、RCLKINとDGNDとの間に推奨値6.2kΩの抵抗R_{OSC}を配置して使用する場合、450kHzとなります（図18を参照）。

内部発振器の周波数は、この抵抗の値に逆比例します。5～12kΩの抵抗R_{OSC}を使っても内部発振器は動作しますが、公称値の範囲内の値を選択することを推奨します。

CF、F1、F2の出力周波数は、内部発振器の周波数に正比例します。このため、抵抗R_{OSC}の許容誤差と温度ドリフトを低くする必要があります。許容誤差の低い抵抗は、内部発振器の周波数の変動を制限します。クロック周波数の変動が小さければ、計器間の出力周波数の変動も小さくなるため、計器のキャリブレーション範囲を狭くすることができます。

温度ドリフトの低い抵抗は、温度による内部クロック周波数の変動を直接制限します。これによって、設計により外部変動に対する計器の優れた安定性が得られます。

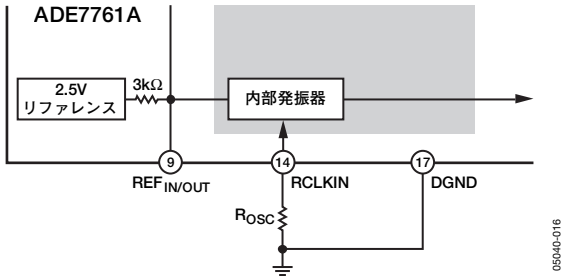


図18.　内部発振器の接続

A/D変換

ADE7761AのA/D変換には、2次ΣΔ ADCが使用されています。図19に、1次ΣΔ ADCを示します（わかりやすいため）。このコンバータは、ΣΔ変調器とデジタル・ローパス・フィルタの2つの部分からなります。

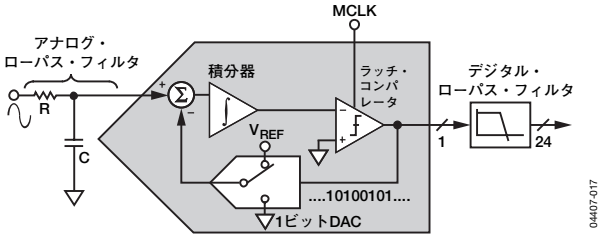


図19. 1次ΣΔ ADC

ΣΔ変調器は、サンプリング・クロックによって決まるレートで入力信号を1と0の連続したシリアル・ストリームに変換します。ADE7761Aでは、サンプリング・クロックはCLKINに等しくなります。帰還ループ内の1ビットDACは、シリアル・データ・ストリームで駆動します。DAC出力は入力信号から減算します。ループ・ゲインが十分に大きい場合は、DAC出力の平均値（したがって、ビット・ストリーム）が入力信号レベルの平均値に近づきます。サンプリングとサンプリングの間に1回だけ何らかの入力値がある場合は、1ビットADCの出力データはほとんど無意味です。多数のサンプルがアベレージングされる場合のみ、意味のある結果が得られます。このアベレージングは、ADCの2つめの部分であるデジタル・ローパス・フィルタで実行します。変調器が出力した多数のビットをアベレージングすることで、ローパス・フィルタは入力信号レベルに比例する24ビットのデータワードを生成できます。

ΣΔコンバータは、2つの方法を使用して、本来は1ビットの変換技術をもとに高い分解能を実現します。その1つはオーバーサンプリングで、対象となる帯域幅より何倍も高いレート（周波数）で信号をサンプリングします。たとえば、ADE7761AのサンプリングレートはCLKIN（450kHz）ですが、対象となる帯域は40Hz～1kHzです。オーバーサンプリングには、量子化ノイズ（サンプリングに起因するノイズ）を広い帯域幅にわたって分散させる効果があります。広い帯域幅にわたってノイズを薄く分散させるため、対象となる帯域での量子化ノイズが低下します（図20を参照）。

ただし、対象となる帯域でS/N比（SNR）を改善するには、オーバーサンプリングだけでは不十分です。たとえば、S/N比を6dB（1ビット）だけ改善するためにもオーバーサンプリング比4が必要です。オーバーサンプリング比を妥当なレベルにとどめるために、ノイズの大部分を高い周波数に分布するように量子化ノイズをシェーピングすることができます。これはΣΔ変調器で行います。ノイズのシェーピングは、量子化ノイズに対してハイパス型の応答をする積分器で行います。これにより、ノイズの大部分は高い周波数域に入ることになるため、デジタル・ローパス・フィルタによって除去できるようになります。図20に、このノイズ・シェーピングも示します。

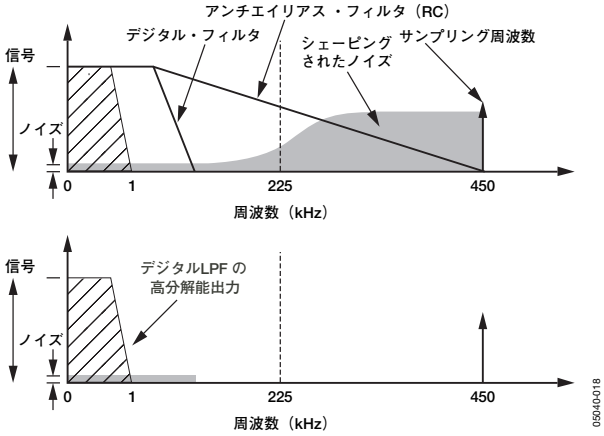


図20. オーバーサンプリングによるノイズ・リダクションとアナログ変調器でのノイズ・シェーピング

アンチエイリアス・フィルタ

図20では、変調器への入力にアナログ・ローパス・フィルタ（RC）も示されています。このフィルタは、エイリアシングを防止するためにあります。エイリアシングはあらゆるサンプル・システムで発生します。つまり、ADCへの入力信号内のADCのサンプリング・レートの1/2より高い周波数成分がサンプリング・レートの1/2より低いサンプル信号周波数内に現われる、ということです。図21にその効果 を示します。

図21は、サンプリング周波数の1/2（ナイキスト周波数とも呼ばれます）である225kHzより高い周波数成分（黒の矢印）が、225kHzより低い領域にイメージとして折り返されて現れる様子（グレーの矢印）を示しています。これは、アーキテクチャにかかわらずあらゆるADCで発生します。ここに示す例では、サンプリング周波数（450kHz）近辺の周波数のみが計量の対象となる帯域（40Hz～1kHz）に移動します。このため、きわめて簡単なローパス・フィルタを使用してこれらの周波数（250kHz付近）を減衰させることで、対象となる帯域での歪みを防止できます。コーナー周波数が10kHzの簡単なRCフィルタ（単極）では、450kHzで約33dBの減衰が得られます（図21を参照）。これで、十分にエイリアシングの影響をなくすことができます。

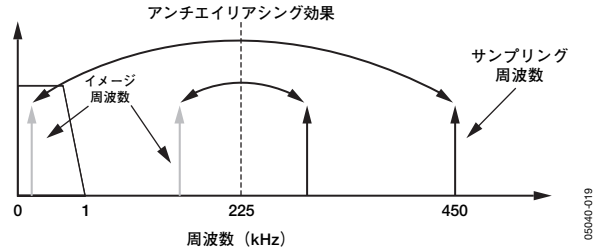


図21. 電流チャンネルまたは電圧チャンネルにおけるADCと信号処理

有効電力の計算

ADCは、電流トランスデューサと電圧トランスデューサからの電圧信号をデジタル化します。電流チャンネル内のハイパス・フィルタが、電流信号のDC成分を除去します。これにより、電圧信号や電流信号内のオフセットに起因して有効電力の計算に誤差が生じるのを防ぎます（「HPFとオフセットの効果」を参照）。

有効電力の計算には、瞬時電力信号を利用します。瞬時電力信号を生成するには、電流信号と電圧信号を直接乗算します。ここから有効電力成分（DC成分）を抽出するには、瞬時電力信号にローパス・フィルタをかけます。図22に瞬時有効電力信号を示しますが、瞬時電力信号にローパス・フィルタをかけて有効電力情報を抽出する方法も示しています。この方法を使用することで、あらゆる力率で非サイン波の電流と電圧に対する有効電力が正しく計算できます。信号処理はすべてデジタル領域で実行されるため、温度と時間の変化に対して優れた安定性が得られます。

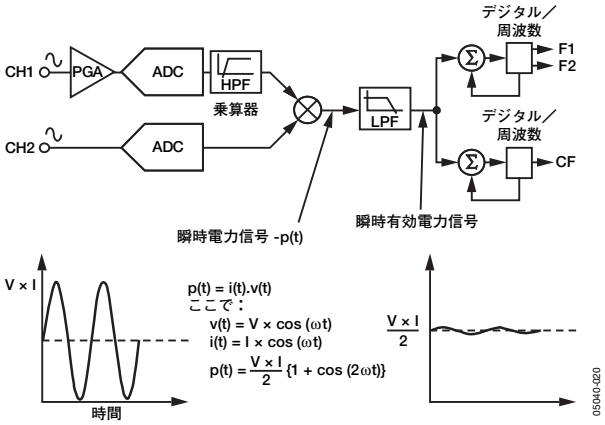


図22.　信号処理のブロック図

ADE7761Aの低周波出力は、この有効電力情報を積算して生成します。この低周波からわかるのは、出力パルス間に長い積算時間があるということです。したがって、出力周波数は平均有効電力に比例することになります。今度はこの平均有効電力情報を積算すること（カウンタを使用するなど）で、有効電力量情報を生成できます。出力周波数が高いため積分時間が短くなることから、CF出力は瞬時有効電力に比例します。定常負荷状態で行われるシステム・キャリブレーションにはこれを利用できます。

力率に関する留意事項

瞬時電力信号から有効電力情報を抽出する方法（ローパス・フィルタ処理を使用）は、電圧信号と電流信号が同相でない場合にも有効です。

図23に、力率＝1の状態と基本波力率（DPF＝0.5）、つまり電流信号が電圧に60°だけ遅れる状態を示します。

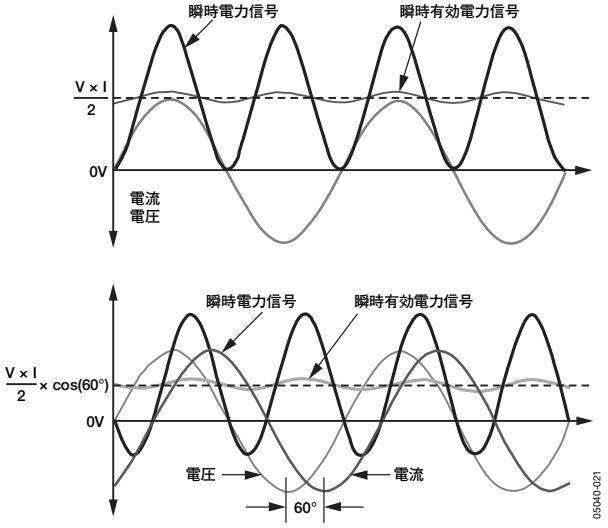


図23.　PFに対する有効電力の計算

電圧と電流の波形がサイン波であるとすると、瞬時電力信号の有効電力成分（DC項）は次の式で求めることができます。

$$(V \times I/2) \times \cos(60°)$$

これで正しく有効電力を計算できます。

非サイン波電圧と電流

この有効電力の計算方法は、非サイン波の電流と電圧にも適用できます。実用的なアプリケーションでは、あらゆる電圧波形と電流波形に若干の高調波成分が含まれます。フーリエ変換を使用することで、その高調波成分に基づいて瞬時電圧波形と電流波形を表すことができます。

$$v(t) = V_O + \sqrt{2} \times \sum_{h=0}^{\infty} V_h \times \sin(h\omega t + \alpha_h) \qquad (1)$$

ここで、
$v(t)$は瞬時電圧です。
V_Oは平均値です。
V_hは電圧高調波hのrms値です。
α_hは電圧高調波の位相角です。

$$i(t)=I_O+\sqrt{2}\times\sum_{h=0}^{\infty}I_h\times\sin(h\omega t+\beta_h) \quad (2)$$

ここで、
$i(t)$は瞬時電流です。
I_OはDC成分です。
I_hは電流高調波hのrms値です。
β_hは電流高調波の位相角です。

式1と式2を使用することで、有効電力Pをその基本波有効電力（P_1）と高調波有効電力（P_H）に基づいて表すことができます。

$$P=P_1+P_H$$

ここで、

$$P_1=V_1\times I_1\times\cos(\Phi_1)$$
$$\Phi_1=\alpha_1-\beta_1 \quad (3)$$

そして、

$$P_H=\sum_{h=0}^{\infty}V_h\times I_h\times\cos(\Phi_h)$$
$$\Phi_h=\alpha_h-\beta_h \quad (4)$$

式4からわかるように、電圧波形と電流波形の両方に高調波が存在する場合は、高調波ごとに高調波の有効電力成分が生成されます。純粋なサイン波の場合、すでに示したように力率計算は正確になります。高調波有効電力は一連の純粋なサイン波で構成されているため、力率も正しく考慮する必要があります。

なお、450kHzの内部発振器周波数では、アナログ入力の入力帯域幅は7kHzです。

HPFとオフセットの影響

式5は、有効電力の計算に対するオフセットの影響を表しています。図24に、周波数領域での有効電力の計算に及ぼすオフセットの影響を示します。

$$V(t)\times I(t)=$$
$$(V_0+V_1\times\cos(\omega t))\times(I_0+I_1\times\cos(\omega t))= \quad (5)$$
$$V_0\times I_1+\frac{V_1\times I_1}{2}+V_0\times I_1\times\cos(\omega t)+V_1\times I_0\times\cos(\omega t)$$

式5と図24からわかるように、チャンネル1とチャンネル2のオフセットは乗算後のDC成分の原因となります。このDC成分はLPFによって抽出され、有効電力情報の生成に使用されるため、オフセットが有効電力の計算における定誤差をもたらすことになります。ADE7761Aでは、チャンネル1のHPFによってこの問題を簡単に回避できます。少なくとも1つのチャンネルからオフセットを除去すれば、乗算によってDCの誤差成分が生じることはありません。cos(ωt)の誤差項は、LPFとデジタル／周波数変換によって除去します（「デジタル／周波数変換」を参照）。

チャンネル1のHPFには位相応答が伴いますが、これはオンチップで補償します。図25と図26に、補償回路を起動しているときのチャンネル間の位相誤差を示します。図からわかるようにADE7761Aは1kHzまで位相補償されるため、低力率においても高調波有効電力を正しく計算できます。

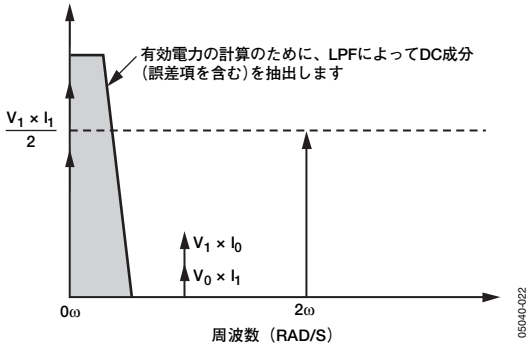


図24.　チャンネル・オフセットが有効電力の計算に及ぼす影響

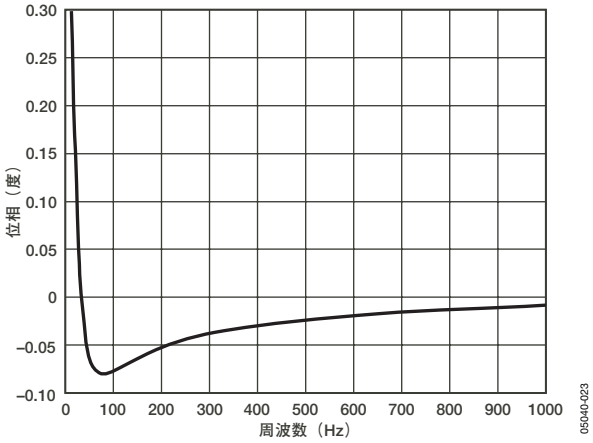


図25.　チャンネル間の位相誤差（0Hz～1kHz）

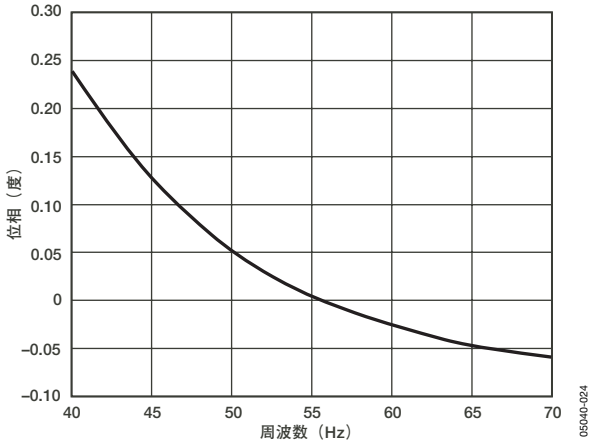


図26.　チャンネル間の位相誤差（40～70Hz）

デジタル／周波数変換

前述のように、乗算後のローパス・フィルタのデジタル出力には有効電力情報が含まれています。ただし、このLPFは理想的なブリック・ウォール・フィルタにはならないため、出力信号の中にはライン周波数とその高調波、すなわちcos(hωt)（ここで、h＝1、2、3、...）での減衰成分も入っています。フィルタの振幅応答は次式のとおりです。

$$|H(f)| = \frac{1}{\sqrt{1 = (f/4.5\text{Hz})^2}} \qquad (6)$$

50Hzのライン周波数では、これにより約－26.9dBの2ω（100Hz）成分の減衰が得られます。瞬時電力信号により、支配的な高調波はライン周波数の2倍、cos(2ωt)にあります。

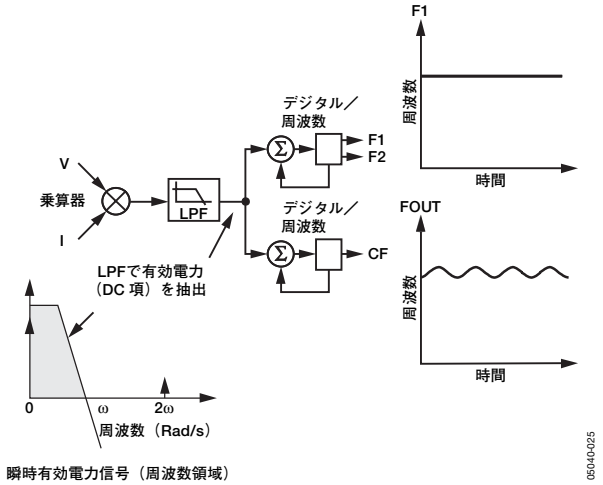


図27.　有効電力から周波数への変換

図27に、LPFの瞬時有効電力信号出力を示します。これには、まだかなりの量の瞬時電力情報cos(2ω*t*)が含まれています。その後、この信号はデジタル／周波数コンバータに渡され、そこで時間について積分（積算）されて出力周波数が得られます。信号のこのような積算により、瞬時有効電力信号内の非DC成分は平均化または抑制されます。サイン波信号の平均値はゼロです。これにより、ADE7761Aで生成される周波数は平均有効電力に比例したものになります。

図27には、定常負荷状態（一定の電圧と電流）に対するデジタル／周波数変換も示されています。この図からわかるように、定常負荷状態でも周波数出力CFは時間とともに変化します。この周波数変動の主な原因は、瞬時有効電力信号に含まれるcos(2ω*t*)成分です。

CFの出力周波数は、F1とF2の周波数の最大2048倍まで増大できます。高い出力周波数を生成するには、はるかに短い時間で瞬時有効電力信号を積算しながら周波数に変換します。積算期間が短いということは、cos(2ω*t*)成分のアベレージングも少なくなるということです。このため、瞬時電力信号の一部がデジタル／周波数変換を通過しますが、アプリケーションのレベルでは問題になりません。

CFをキャリブレーションに使用する場合は、周波数カウンタによって周波数のアベレージングを行い、リップルを除去してください。マイクロプロセッサ・ベースのアプリケーションのように電力量の測定にCFを使用する場合は、CF出力もアベレージングして電力を計算してください。出力F1とF2はずっと低い周波数で動作するため、瞬時有効電力信号のアベレージングが何回も行われます。その結果、サイン波成分は大幅に減衰し、ほとんどリップルのない周波数出力が得られます。

伝達関数

周波数出力F1とF2

ADE7761Aでは、チャンネル1とチャンネル2の2つの電圧信号の積を計算し、この積にローパス・フィルタをかけて有効電力情報を抽出します。それから、この有効電力情報を周波数に変換します。周波数情報は、アクティブ・ハイ・パルスとしてF1とF2に出力されます。これらの出力のパルス・レートは比較的低く、たとえば、AC信号がS0＝S1＝0のとき最大0.34Hzです（表8を参照）。つまり、これらの出力での周波数は、比較的長時間にわたり積算された有効電力情報から生成されたものということになります。これにより、平均有効電力に比例した出力周波数が得られます。有効電力信号のアベレージングは、デジタル／周波数変換に含まれています 。出力周波数またはパルス・レートと入力電圧信号の関係は、以下のとおりです。

$$F_1、F_2\text{周波数} = \frac{5.70 \times \text{ゲイン} \times V1_{rms} \times V2_{rms} \times F_{1-4}}{V_{REF}^2} \qquad (7)$$

ここで、
F_1、F_2周波数は、F_1とF_2の出力周波数（Hz）。
$V1_{rms}$は、チャンネル1の差動rms電圧信号（V）。
$V2_{rms}$は、チャンネル2の差動rms電圧信号（V）。
ゲインは、ロジック入力PGAを使用するPGAゲインの選択に応じて、1または16。
V_{REF}は、リファレンス電圧（2.5V±8%）（V）。
F_{1-4}は、ロジック入力S0とS1を使用して選択できる4つの周波数のうちの1つ（表6を参照）。

表6. F_{1-4}周波数の選択

S1	S0	F_{1-4} (Hz)[1]	F_{1-4}=OSC/2^n[2]
0	0	1.72	OSC/2^{18}
0	1	3.44	OSC/2^{17}
1	0	6.86	OSC/2^{16}
1	1	13.7	OSC/2^{15}

[1] 値は、450kHzの公称周波数を使用して生成します。
[2] F_{1-4}はマスター・クロックの2進小数であるため、内部発振器周波数（OSC）によって変化します。

周波数出力CF

パルス出力のキャリブレーション周波数（CF）は、キャリブレーションで使用するためのものです。CFの出力パルス・レートは、F1とF2のパルス・レートの最大2048倍まで増大できます。低いF_{1-4}周波数を選択するほど、CFの倍率が大きくなります。表7に、ロジック入力S0、S1、SCFの状態に応じて2つの周波数の関係がどのようになるかを示します。パルス・レートが比較的高いため、このロジック出力の周波数は瞬時有効電力に比例します。F1やF2と同様に、乗算後のローパス・フィルタの出力から周波数を得ます。ただし、出力周波数が高いため、有効電力情報はきわめて短い時間で積算されます。したがって、デジタル／周波数変換で実行されるアベレージングは少なくなります。有効電力信号のアベレージングが大幅に減少すれば、CF出力は電力変動に敏感になります（図22を参照）。

表7. CFとF1、F2周波数出力の関係

SCF	S1	S0	F_{1-4} (Hz)	CF周波数出力
1	0	0	1.72	128×F1、F2
0	0	0	1.72	64×F1、F2
1	0	1	3.44	64×F1、F2
0	0	1	3.44	32×F1、F2
1	1	0	6.86	32×F1、F2
0	1	0	6.86	16×F1、F2
1	1	1	13.7	16×F1、F2
0	1	1	13.7	2048×F1、F2

例

この例では、V1とV2に±660mVピークのAC電圧を印加した場合、CF、F1、F2の予想出力周波数は次のように計算されます。

ゲイン＝1、PGA＝0

F_{1-4}＝1.7Hz、SCF＝S1＝S0＝0

$V1_{rms}$＝660mVピークACのrms＝$0.66/\sqrt{2}$V

$V2_{rms}$＝660mVピークACのrms＝$0.66/\sqrt{2}$V

V_{REF}＝2.5V（公称リファレンス値）

なお、内部リファレンスを使用する場合は、±8%のリファレンス許容誤差があるため、実際の出力周波数はデバイスによって異なることがあります。

$$F_1、F_2周波数=\frac{5.70\times0.66\times0.66\times1.72\text{Hz}}{\sqrt{2}\times\sqrt{2}\times2.5^2}=0.34\text{Hz}$$

$$CF周波数=F_1、F_2\times64=22.0\text{Hz}$$

この2つの計算例からわかるように、AC入力に対する最大出力周波数はDC入力信号の場合の常に1/2になります。表8に、AC信号に対する最大出力周波数の全リストを示します。

表8. AC入力に対するCF、F1、F2での最大出力周波数

SCF	S1	S0	F1、F2の最大周波数（Hz）	CFの最大周波数（Hz）	CF/F1比率
1	0	0	0.34	43.52	128
0	0	0	0.34	21.76	64
1	0	1	0.68	43.52	64
0	0	1	0.68	21.76	32
1	1	0	1.36	43.52	32
0	1	0	1.36	21.76	16
1	1	1	2.72	43.52	16
0	1	1	2.72	5570	2048

障害検出

ADE7761Aの新しい障害検出方式は、障害状態を警告するだけでなく、障害イベント中にも正確に課金を継続することができます。このために、ADE7761Aは相電流とニュートラル（帰還）電流の両方を連続的に監視します。2つの電流の差異が6.25%を超えると障害を表示しますが、障害の間も2つの電流のうち大きい方を使用してF1とF2に出力パルス・レートを生成します。ADE7761AはV_{1A}とV_{1B}の電圧信号の差異を調べるため、この2つの電流トランスデューサが正確にマッチングしていることが大切です。

パワーアップ時に、ADE7761Aの出力パルス・レートはV_{1A}とチャンネル2の電圧信号の積に比例します。パワーアップ時にV_{1A}とV_{1B}の差異が6.25%を超える場合は、約1秒後に障害インジケータ（FAULT）がアクティブになります。さらにV_{1B}がV_{1A}より大きい場合は、ADE7761Aは入力にV_{1B}を選択します。チャンネル1の電圧信号がフルスケール入力範囲の0.3%未満の場合は、障害検出が自動的にディスエーブルになります。これにより、軽負荷のときにノイズに起因して障害を誤検出することがなくなります。

アクティブ入力が非アクティブ入力より大きい場合の障害

V_{1A}が有効電流入力の場合（つまり、課金に使用されている場合）、V_{1B}の電圧信号（非アクティブ入力）がV_{1A}の93.75%よりも低下すると、障害インジケータがアクティブになります。こうしたロジック出力の誤トリガを防止するため、この2つのアナログ入力にフィルタをかけ、アベレージングします。フィルタ処理のために、障害イベントからロジック出力FAULTまでに約3秒の遅延時間があります。FAULTロジック出力は、出力F1やF2がアクティブかどうかとは無関係です。図28に、FAULTがアクティブになる1つの条件を示します。V_{1A}がアクティブ入力で、かつV_{1B}より大きいため、V_{1A}による課金が維持されます。つまり、V_{1B}入力にスワップすることはなく、V_{1A}はアクティブ入力のままです。

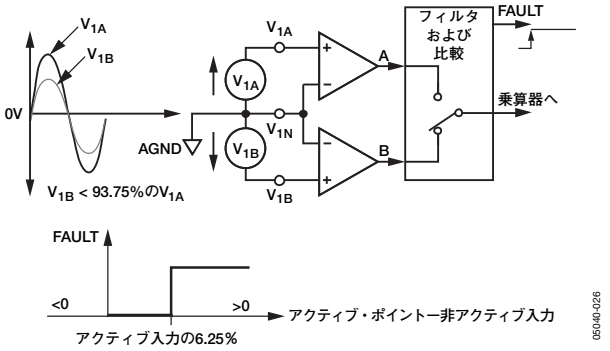


図28. アクティブ入力が非アクティブ入力より大きい場合の障害状態

非アクティブ入力がアクティブ入力より大きい場合の障害

図29に、もう1つの障害状態を示します。非アクティブ入力V_{1B}とアクティブ入力V_{1A}（課金に使用）との差異がV_{1B}の6.25%より大きくなると、FAULTインジケータがアクティブになり、V_{1B}入力へのスワップが発生し、アナログ入力V_{1B}がアクティブ入力になります。この場合も、スワップには約3秒の時定数が伴います。V_{1A}がアクティブ・チャンネルにスワップ・バックするには、V_{1A}がV_{1B}より大きくなり、V_{1A}からV_{1B}までの差がV_{1A}の6.25%より大きくなる必要があります。ただし、V_{1A}がV_{1B}の6.25%以内になると、FAULTインジケータがすぐに非アクティブになります。このスレッショールドによって、V_{1A}とV_{1B}の間にチャターが発生するのを防ぎます。

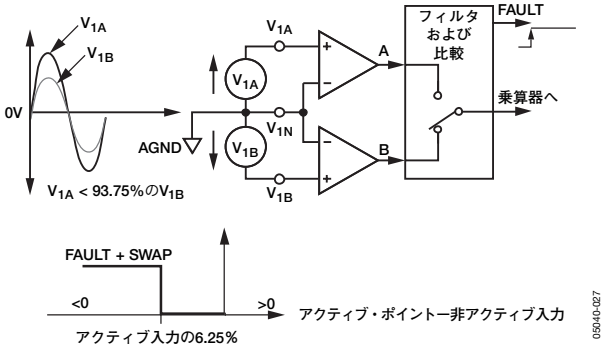


図29. 非アクティブ入力がアクティブ入力より大きい場合の障害状態

キャリブレーションの問題

一般に計器のキャリブレーションでは、図30に示すように、電圧回路と電流回路が分離されます。電流は、これにより相回路かニュートラル回路のみを流れることになります。図30は、相回路を流れる電流を示しています。この方法の方がよく使われますが、これはADE7761Aがパワーアップ時に入力V_{1A}で課金を開始するためです。図30では、相回路CTはV_{1A}に接続されています。ニュートラル回路には電流がないため、このような条件ではFAULTインジケータが点灯します。これはキャリブレーションの精度に影響しないため、障害検出の機能をテストするときに利用できます。

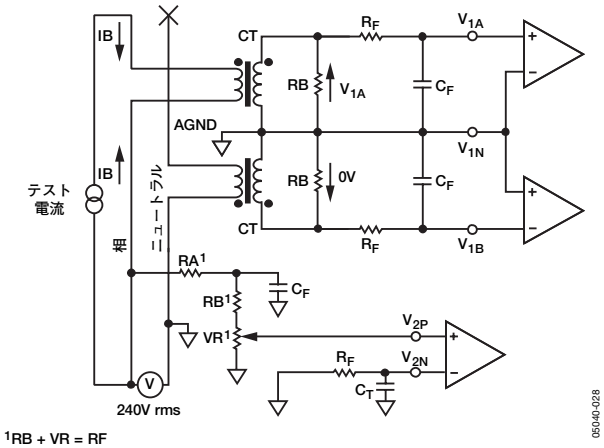


図30. チャンネルBのキャリブレーションの状態

図30に示す配置で電流回路にニュートラル回路を選択している場合は、キャリブレーション精度に影響することがあります。ADE7761Aは、通常どおりV_{1A}入力をアクティブにしてパワーアップします。しかし、相回路には電流がないため、V_{1A}の信号はゼロです。これにより、障害を示すフラグが立てられ、アクティブ入力はV_{1B}（ニュートラル）にスワップされます。このモードで計器のキャリブレーションが可能ですが、相とニュートラルのCTは若干異なることがあります。無障害状態ではすべての課金が相CTを使用して実行されるため、計器のキャリブレーションには相回路を使用します。もちろん、相回路とニュートラル回路の両方のキャリブレーションも可能です。

地絡モード

ADE7761Aの新しい障害検出機能は、障害状態を警告するだけでなく、計器との接続が1本のワイヤのみになっても課金を継続できます（図31を参照）。このモードでADE7761Aが正常に動作するには、V_{DD}ピンを規定の範囲内（5V±5%）に維持する必要があります。地絡の検出アルゴリズムは、45～55Hzのライン周波数で機能するように設計されています。

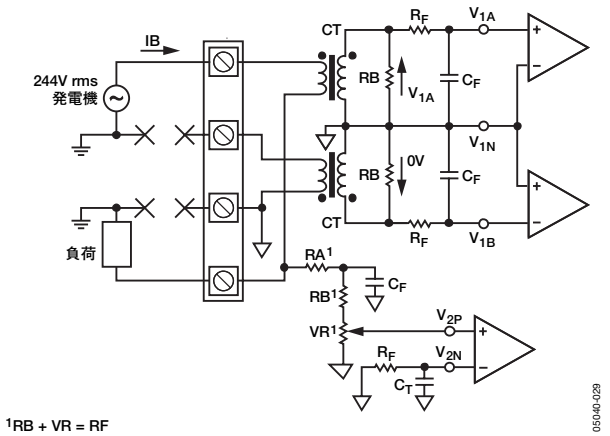


図31.　地絡のシステム図

ADE7761Aは、電圧チャンネルの入力（$V_{2P}-V_{2N}$）を常時監視することによって地絡状態を検出します。地絡状態が検出されると、FAULTピンがハイレベルに保持されます。このモードでは、電流チャンネルの信号レベルに基づいて電力量の課金を継続します（図32を参照）。課金レートまたは周波数出力を調整するには、MISCALピンのDCレベルを変更します。

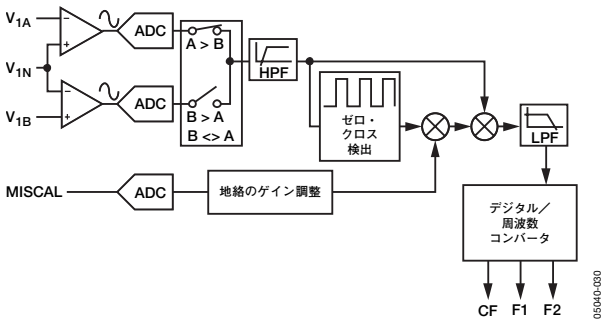


図32.　地絡モードでの電力量計算

有効電力量の課金処理についての重要な注意

ADE7761Aには、有効電力量の課金処理に使用するためのパルス出力（CF、F1、F2）が備わっています。これらの出力からパルスが生成されるのは、次の2つの状態のときです。

ケース1：アナログ入力$V_{2P}-V_{2N}$が図34に示す条件に適合している場合、CF、F1、F2周波数は有効電力に比例しているため、有効電力量の課金に使用できます。

ケース2：アナログ入力$V_{2P}-V_{2N}$が図34に示す条件に適合していない場合、ADE7761Aは有効電力量ではなく、kAhに比例する量を測定します。この量を使用して、同じCF、F1、F2上にパルスを生成します。この状態のときは、FAULTピンがハイレベルです。

警告：ADE7761Aを使用する際は、以下の点に注意してください。

- ケース1の有効電力量の課金は、CF、F1、F2出力のパルスが表す量（ワット時）を把握することと一致します。
- ADE7761Aがケース2に該当するときの有効電力量の課金では、ADE7761Aが測定する単位がワット時ではなくアンペア時であることを理解した上で決める必要があります。このような制限があることを理解した上で、該当アプリケーションにADE7761Aが適切かどうかを判断してください。

地絡の検出

ADE7761Aは電圧入力を連続的に監視し、電圧入力のピーク値がアナログ・フルスケールの9%より小さいか、この入力でゼロ・クロスが検出されない場合に地絡状態を検出します（図33を参照）。

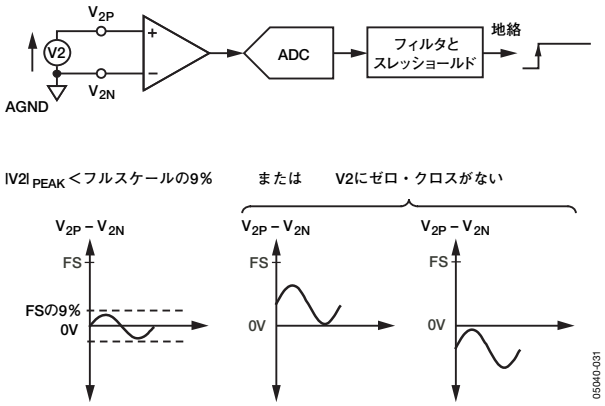


図33.　地絡の検出

2つの条件が有効でなくなった場合、すなわち電圧のピーク値がフルスケールの9%より大きくなり、電圧チャンネルでゼロ・クロスが検出されると、ADE7761Aは地絡モードを終了して通常動作に戻ります（図34を参照）。

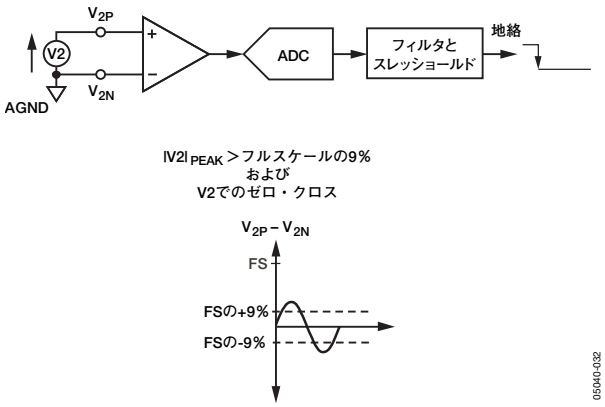


図34.　地絡の検出後に通常動作モードに復帰

地絡のゲイン・キャリブレーション

ADE7761Aが地絡モードにあるとき、有効電流の入力信号レベルに基づいて電力量の課金が行われます。このモードでの周波数出力のキャリブレーションには、MISCALアナログ入力ピンを使用します。このモードでMISCALに330mVのDC電圧を印加することは、通常動作モードで330mVのピーク値を持つ電圧入力に純粋なサイン波を印加することと同じです。MISCAL入力は0V～660mVの範囲で設定できます（「アナログ入力」を参照）。0Vに設定されると、周波数出力はゼロに近くなります。DC660mVに設定されると、周波数出力は、MISCALがDC330mVのときの2倍になります。つまり、地絡モードでは、式7の$V2_{rms}$を$MISCAL_{rms}/\sqrt{2}$Vに置き換えればよいのです。

$$F_1、F_2周波数＝\frac{5.70\times ゲイン\times V1_{rms}\times MISCAL_{rms}/\sqrt{2}\times F_{1-4}}{V_{REF}^2} \quad (8)$$

ここで、
F_1、F_2周波数は、F_1とF_2での出力周波数（Hz）。
$V1_{rms}$は、チャンネル1の差動rms電圧信号（V）。
$MISCAL_{rms}$は、MISCALピンの差動rms電圧信号（V）。
ゲインは、ロジック入力PGAを使用するPGAゲインの選択に応じて、1または16。
V_{REF}は、リファレンス電圧（2.5V±8%）（V）。
F_{1-4}は、ロジック入力S0とS1を使用して選択できる4つの周波数のうちの1つ（表6を参照）。

例

通常動作モードでは、±330mVピークのAC電圧がV1とV2に印加されます。これにより、F_1とF_2の予想出力周波数を次のように計算します。

ゲイン＝1、PGA＝0

F_{1-4}＝1.7Hz、SCF＝S1＝S0＝0

V1＝330mVピークACのrms＝$0.33/\sqrt{2}$V

V2＝330mVピークACのrms＝$0.33/\sqrt{2}$V

V_{REF}＝2.5V（公称リファレンス値）

$$F_1、F_2周波数＝\frac{5.70\times 0.33\times 0.33\times 1.7Hz}{\sqrt{2}\times\sqrt{2}\times 2.5^2}＝0.084Hz$$

CF周波数＝F_1、F_2周波数×64＝5.4Hz

地絡モードでは、V1に±330mVピークのAC電圧が印加され、V2には信号が接続されず、MISCALには330mVのDC入力が印加されます。ADE7761Aが前の例と同じ構成の場合は、CF、F_1、F_2で予想される出力周波数は次のとおりです。

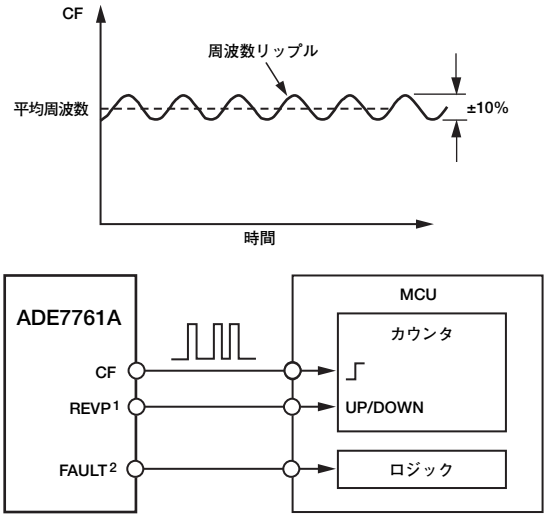
$$F_1、F_2周波数＝\frac{5.70\times 0.33\times 0.33/\sqrt{2}\times 1.7Hz}{\sqrt{2}\times 2.5^2}＝0.084Hz$$

CF周波数＝F_1、F_2周波数×64＝5.4Hz

アプリケーション

マイクロコントローラとのインターフェースによる電力量測定

ADE7761Aをマイクロコントローラに接続する最も簡単な方法は、CFの高周波出力を使用し、出力周波数のスケーリングを2048×F1、F2に設定することです。そのために、SCF＝0およびS0＝S1＝1に設定します（表8を参照）。アナログ入力にフルスケールのAC信号を与えれば、CFの出力周波数は約5.5kHzになります。図35に、出力周波数をデジタル化して「周波数出力CF」で説明した必要なアベレージングを行うための方法を示します。



1 計器が双方向の場合や電力の流れに方向が必要な場合は、REVPを使用する必要があります。
2 障害状態で電力量を記録するには、FAULTを使用する必要があります。

図35. ADE7761AとMCUとのインターフェース

図35に示すように、周波数出力CFはMCUカウンタつまりポートに接続します。MCUカウンタは、MCU内部タイマによって決まる特定の積分時間におけるパルスの数をカウントします。平均周波数に比例する平均電力は次のとおりです。

$$\text{平均周波数}=\text{平均有効電力}=\frac{\text{カウンタ}}{\text{タイマ}}$$

積分時間中に消費される電力量は次のとおりです。

$$\text{電力量}=\text{平均電力}\times\text{時間}=\frac{\text{カウンタ}}{\text{時間}}\times\text{時間}=\text{カウンタ}$$

キャリブレーションの場合は、この積分時間を10～20秒とすることで周波数の正しいアベレージングを行うために十分なパルスを積算できます。通常動作では、ディスプレイの必要な更新レートなどに応じて、積分時間を1秒ないし2秒に短縮できます。MCUの積分時間がもっと短くなると、たとえ定常負荷状態でも各更新における電力量にはなお少量のリップルが混じるかもしれません。1分以上が経過すると、測定した電力量にはリップルがなくなります。

電力量計アプリケーション向けの周波数選択

表6に示すように、4つの周波数から1つを選択できます。F1とF2の最大周波数は、ここで選択した周波数によって決まります。これらの出力は、電力量レジスタ（電気機械式など）を駆動するために使用するものです。選択できる出力周波数が4つしかないため、これらの選択肢は10～120Aの最大電流を持つ100インパルス数/kWhの計器定数に対して最適化されています。表9に、240Vのライン電圧を持ついくつかの最大電流（I_{MAX}）に対する出力周波数を示します。いずれの場合も、計器定数は100インパルス数/kWhです。

表9. 100インパルス数/kWhにおけるF1とF2の周波数

I_{MAX}（A）	F1とF2（Hz）
12.5	0.083
25	0.166
40	0.266
60	0.4
80	0.533
120	0.8

$F_{1\text{-}4}$周波数により、F1とF2の出力周波数でこの範囲を完全にカバーできます。電力量計の設計に際しては、計器定数のキャリブレーションを考慮して、チャンネル2（電圧）の公称設計電圧をハーフスケールに設定します。計器が最大負荷を受ける場合は、電流チャンネルもハーフスケールを超えないようにします。これにより、過電流信号や高いクレスト・ファクタを持つ信号に対応できます。表10は、アナログ入力が2つともハーフスケールの場合のF1とF2の出力周波数を示しています。表10に示す周波数は、最大負荷について表9に示した周波数と一致しています。

表10. ハーフスケールのAC入力によるF1とF2の周波数

S0	S1	$F_{1\text{–}4}$（Hz）	F1とF2、Ch1とCh2での周波数、ハーフスケールAC入力（Hz）
0	0	1.72	0.085
0	1	3.44	0.17
1	0	6.86	0.34
1	1	13.5	0.68

計器設計用に適切な$F_{1\text{-}4}$周波数を選択するには、計器定数が100インパルス数/kWhでI_{MAX}（最大負荷）の周波数出力を表10の第4列と比較してください。表10の最も近い周波数が最適な周波数（$F_{1\text{-}4}$）になります。たとえば、最大電流40Aの計器を設計している場合は、計器定数100インパルス数/kWhでF1とF2の出力周波数は、40Aと240Vで0.266Hzです（表9を参照）。

表10を見ると、第4列において0.266Hzに最も近い周波数は0.17Hzです。したがって、この設計にはF2（3.4Hz、表6を参照）を選択します。

周波数出力

図2は、さまざまな周波数出力に対するタイミング図です。高周波のCF出力は、通信とキャリブレーション用です。CFは、有効電力に比例した周波数で、90ms幅のアクティブ・ハイ・パルス（t_4）を生成します。CFの出力周波数を表8に示します。F1やF2と同様、CFの周期（t_5）が180msを下回る場合は、CFのパルス幅は周期の1/2に設定されます。たとえば、CFの周波数が20Hzの場合、CFのパルス幅は25msです。

無負荷スレッショールド

ADE7761Aの無負荷スレッショールドとスタートアップ電流の機能によって、計器のクリープ効果がなくなります。ADE7761Aは最小出力周波数を出すように設計されています。この最小周波数より低い周波数を生成する負荷を加えても、F1、F2、CFにパルスが送出されることはありません。最小出力周波数は、フルスケール出力周波数の0.0045％です（AC信号の最大出力周波数については、表8を参照）。

たとえば、SCF＝1、S1＝0、S0＝1を使用し、F1、F2に100インパルス数/kWhの計器定数がある電力量計の場合、最大出力周波数はF1またはF2で0.68Hz、CFで43.52Hzです。F1またはF2の最小出力周波数は0.68Hzの0.0045％、つまり3.06×10^{-5}Hzです。これは、CFでは1.96×10^{-3}Hz（64×F1 Hz）になります。

この例では、無負荷スレッショールドは、1.1Wの負荷つまり240Vで4.6mAのスタートアップ電流に相当します。この値をIEC 32053-21の仕様と比較してください。IEC 32053-21では、計器はI_Bの0.4％以下の負荷で起動することと規定しています。5A（I_B）の計器では、I_Bの0.4％は20mAに相当します。

なお、高いCF周波数モード（SCF＝0、S1＝S0＝1）を使用するときは、無負荷スレッショールドは使用できません。

負電力について

ADE7761Aは、電流チャンネルと電圧チャンネルの位相シフトが90°を超えると、これを検出します。このメカニズムにより、計器の誤接続や負電力の生成を検出できます。負電力が検出されると、REVPピンの出力がアクティブ・ハイになり、正電力が検出されるとアクティブ・ローになります。CFにパルスが送出されると、REVPピンの出力状態が変化します。

外形寸法

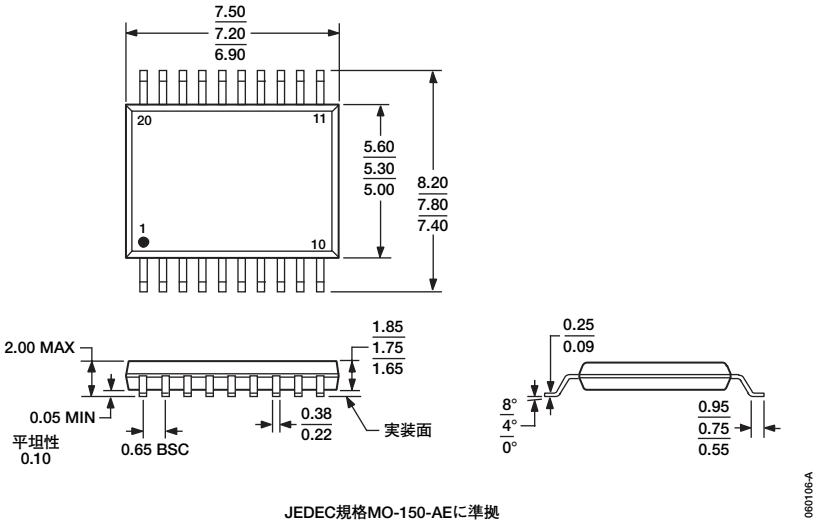


図36.　20ピン・シュリンク・スモール・アウトライン・パッケージ［SSOP］
（RS-20）
寸法単位：mm

オーダー・ガイド

モデル	温度範囲	パッケージ	パッケージ・オプション
ADE7761AARS	−40～＋85℃	20ピン・シュリンク・スモール・アウトライン・パッケージ（SSOP）	RS-20
ADE7761AARS-RL	−40～＋85℃	20ピン・シュリンク・スモール・アウトライン・パッケージ（SSOP）	RS-20
ADE7761AARSZ[1]	−40～＋85℃	20ピン・シュリンク・スモール・アウトライン・パッケージ（SSOP）	RS-20
ADE7761AARSZ-RL[1]	−40～＋85℃	20ピン・シュリンク・スモール・アウトライン・パッケージ（SSOP）	RS-20
ADE7761AARS-REF		リファレンス・ボード	

[1] Z＝鉛フリー製品

D05040-0-7/06(0)-J